

ES572 Circuitos Lógicos

Segunda Lista de Exercícios

Os exercícios identificados com (*) e (**) foram retirados, ou adaptados das referências [1] e [2], respectivamente. Estas referências estão apresentadas no final da lista.

1. (**) Considere a Figura 1 dada a seguir.

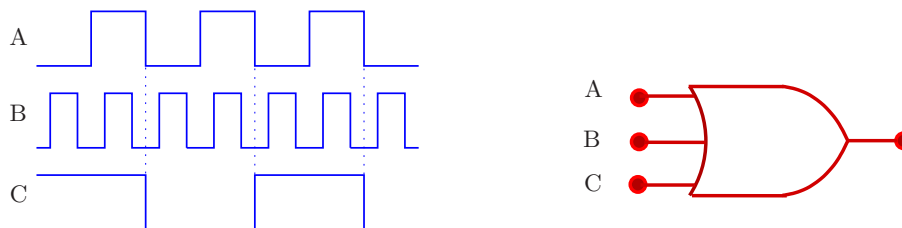


Figura 1: Exercício 1

- (a) Desenhe a forma de onda da saída resultante.
 - (b) Suponha que a entrada A seja curto-circuitada para o terra ($A=0$). Desenhe a forma de onda da saída resultante.
 - (c) Suponha que a entrada A seja curto-circuitada para a linha de alimentação +5 [volts] ($A=1$). Desenhe a forma de onda da saída resultante.
2. (**) Leia as afirmações a seguir e verifique, em cada caso, se a afirmação é verdadeira ou falsa. Caso seja falsa, apresente um exemplo que a refute.
 - (a) Se a forma de onda da saída de uma porta OR for a mesma que a forma de onda de uma das entradas, a outra entrada está sendo mantida permanentemente em nível BAIXO.
 - (b) Se a forma de onda da saída de uma porta OR for sempre nível ALTO, uma de suas entradas está sendo mantida sempre em nível ALTO.
 - (c) Uma porta AND, não importa quantas entradas tenha, produzirá uma saída em nível ALTO para apenas uma combinação de níveis de entrada.
 3. (**) Quantos conjuntos diferentes de condições de entrada produzem uma saída em nível ALTO em uma porta OR de cinco entradas.
 4. (**) Troque a porta OR da Figura 1 por uma porta AND.
 - (a) Desenhe a forma de onda da saída resultante.
 - (b) Suponha que a entrada A seja curto-circuitada para o terra ($A=0$). Desenhe a forma de onda da saída resultante.
 - (c) Suponha que a entrada A seja curto-circuitada para a linha de alimentação +5 [volts] ($A=1$). Desenhe a forma de onda da saída resultante.

5. (*) Determine a forma de onda da saída x da Figura 2.

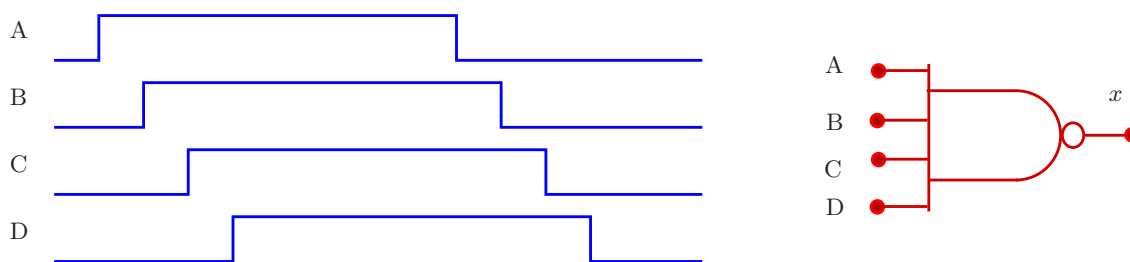


Figura 2: Exercício 5

6. (*) Repita o exercício anterior para uma porta NOR de quatro entradas.

7. (**) Determine as condições de entrada necessárias para gerar uma saída $x = 1$ no circuito mostrado na Figura 3.

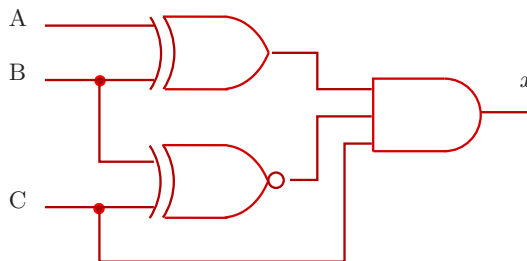


Figura 3: Exercício 7

8. (**) Para cada uma das expressões a seguir, desenhe o circuito lógico correspondente usando portas AND, OR e NOT.

(a) $x = \overline{AB(C + D)}$

(b) $y = \overline{A + B + \overline{CDE}} + \overline{BCD}$

(c) $z = (A + B)(\overline{A} + \overline{B})$

9. (**) Modifique os circuitos construídos no exercício anterior para usar portas NAND e NOR onde for apropriado.

10. (**) Considere a Figura 4:

(a) Escreva a expressão booleana para a saída x .

(b) Obtenha a tabela verdade que relaciona as entradas A, B, C, D com a saída x

- (c) Simplifique utilizando álgebra de Boole e desenhe o circuito simplificado utilizando portas OR, AND e NOT.
- (d) Desenhe o circuito simplificado utilizando somente portas NAND.
- (e) Desenhe o circuito simplificado utilizando somente portas NOR.

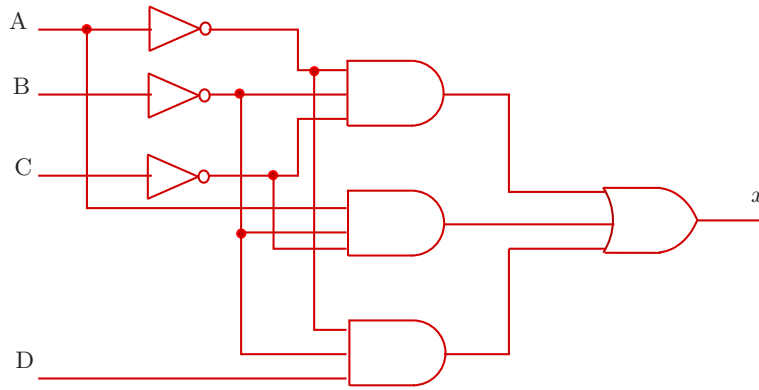


Figura 4: Exercício 10

- 11. (**) Mostre como $x = ABC\bar{C}$ pode ser implementada utilizando uma porta NOR de duas entradas e uma porta NAND de duas entradas.
- 12. (*) Mostre como as expressões a seguir podem ser implementadas usando somente portas NOR
 - (a) $X = AB(C\overline{DE} + \overline{AB}) + \overline{BCE}$
 - (b) $X = (A + B)(C + D)$
- 13. (*) Repita o exercício anterior utilizando somente portas NAND.
- 14. (*) Identifique as regras da álgebra booleana que verificam as seguintes identidades
 - (a) $\overline{\overline{AB} + \overline{CD}} + \overline{EF} = AB + CD + \overline{EF}$
 - (b) $A\bar{A}B + AB\bar{C} + AB\bar{B} = AB\bar{C}$
 - (c) $A(BC + \bar{B}C) + AC = A(BC) + AC$
 - (d) $AB(C + \bar{C}) + AC = AB + AC$
 - (e) $A\bar{B} + A\bar{B}C = A\bar{B}$
 - (f) $ABC + \overline{AB} + \overline{ABCD} = ABC + \overline{AB} + D$
- 15. (*) Aplique o Teorema de DeMorgan
 - (a) $\overline{\overline{ABC}}(\overline{EFG}) + \overline{\overline{HIJ}}(\overline{KLM})$
 - (b) $\overline{(A + \overline{BC} + CD) + \overline{BC}}$
- 16. Utilizando a álgebra booleana mostre que as seguintes identidades são verificadas.
 - a) $\bar{x}\bar{z} + \bar{x}\bar{y} + \bar{x}yz = \bar{x}$
 - b) $x y \bar{z} + y \bar{z} w + \bar{x} y w = x y \bar{z} + \bar{x} y w$
 - c) $(y + \bar{z})(\bar{y} + z) + \bar{x} + y + \bar{z} = x \bar{y} + y z + \bar{y} \bar{z}$
- 17. (*) e (***) Simplifique as seguintes expressões utilizando a álgebra booleana

$$\begin{array}{ll}
 \text{(a)} \quad \overline{A} \overline{B} \overline{C} + \overline{A}BC + ABC + A\overline{B} \overline{C} + A\overline{B}C & \text{(b)} \quad (B + \overline{C})(\overline{B} + C) + \overline{A + B + \overline{C}} \\
 \text{(c)} \quad (\overline{C} + \overline{D}) + \overline{ACD} + A\overline{B} \overline{C} + \overline{A} \overline{B}CD + AC\overline{D} & \text{(d)} \quad AB(\overline{C}\overline{D}) + \overline{A}BD + \overline{B} \overline{C} \overline{D} \\
 \text{(e)} \quad \overline{A} \overline{B}C + (A + B + \overline{C}) + \overline{A} \overline{B} \overline{C}D & \text{(f)} \quad ABCD + AB\overline{C}\overline{D} + \overline{A}\overline{B}CD
 \end{array}$$

18. Considerando os circuitos referentes às expressões booleanas apresentadas no exercício anterior e, sendo $t = 2$ [ms] o tempo de atraso de cada porta lógica, qual será o tempo de atraso total na saída. Refaça os cálculos para os circuitos das expressões simplificadas e compare com os valores de atraso obtidos anteriormente.

19. Simplifique as expressões do exercício anterior utilizando o mapa de Karnaugh e compare os resultados.

20. (*) Defina o domínio de cada função lógica e converta o resultado na forma **padrão** de soma de produtos.

$$\begin{array}{l}
 \text{(a)} \quad A + B(AC + (B + \overline{C})D) \\
 \text{(b)} \quad AB(\overline{B} \overline{C} + BD)
 \end{array}$$

21. (*) Para as expressões do exercício anterior defina o domínio de cada função lógica e converta o resultado na forma **padrão** de produto de somas.

22. Obtenha a tabela verdade da expressão $A + B(AC + (B + \overline{C})D)$.

23. (*) Para a tabela verdade apresentada a seguir obtenha a expressão na forma padrão de soma de produtos e, em seguida, de produto de somas.

A	B	C	D	x
0	0	0	0	0
0	0	0	1	0
0	0	1	0	1
0	0	1	1	0
0	1	0	0	1
0	1	0	1	1
0	1	1	0	0
0	1	1	1	1
1	0	0	0	0
1	0	0	1	0
1	0	1	0	0
1	0	1	1	1
1	1	0	0	1
1	1	0	1	0
1	1	1	0	0
1	1	1	1	1

24. (**) Um número de quatro bits é representado como $A_3A_2A_1A_0$, em que A_0 é o bit menos significativo. Projete um circuito lógico que forneça nível ALTO na saída sempre que o número binário for maior que 0010 e menor que 1000.

25. Projete um circuito combinacional mínimo que calcule o resto da divisão por 5 de um número na faixa de 0_{10} a 9_{10} . Faça a minimização utilizando mapas de Karnaugh e desenhe o diagrama esquemático do circuito projetado.
26. (**) A Figura 5 mostra quatro chaves que fazem parte do circuito de controle em uma máquina copiadora. As chaves estão posicionadas em diversos pontos ao longo da trajetória do papel dentro da máquina. Cada chave está no estado normal aberta e, quando o papel passa sobre a chave, ela é fechada. É impossível o fechamento simultâneo das chaves CH1 e CH4. Projete um circuito lógico que gere uma saída em nível ALTO sempre que duas ou mais chaves estiverem fechadas ao mesmo tempo. Use o mapa de Karnaugh e aproveite as vantagens das condições de irrelevância.

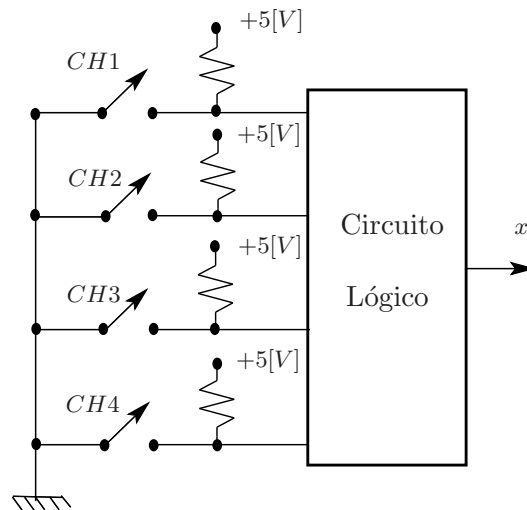


Figura 5: Exercício 26

27. Esquematize um multiplex de 12 canais utilizando apenas multiplex de 4 canais de entrada. Indique as entradas I_0 a I_{11} e as ligações das chaves seletoras S_0, S_1, \dots, S_n em que S_n é o bit mais significativo. Apresente os valores a serem aplicados em S_0, S_1, \dots, S_n para a seleção do dado I_5 .
28. (**) A Figura 6 mostra o cruzamento de uma rodovia com uma via de acesso. Sensores detectores de veículo são colocados ao longo das pistas C e D (na rodovia) e nas pistas A e B (via de acesso). As saídas desses sensores serão nível BAIXO quando nenhum veículo estiver presente e nível ALTO quando um veículo estiver presente. O sinal de trânsito no cruzamento é controlado de acordo com a seguinte lógica:
- O sinal da direção leste-oeste (L-O) será verde quando as duas pistas C e D estiverem ocupadas.
 - O sinal da direção leste-oeste será verde sempre que as pistas C ou D estiverem ocupadas, mas com as A e B desocupadas.
 - O sinal da direção norte-sul (N-S) será verde sempre que as duas pistas A e B estiverem ocupadas, mas as C e D estiverem desocupadas.
 - O sinal da direção norte-sul também será verde quando as pistas A ou B estiverem ocupadas enquanto ambas as pistas C e D estiverem vazias.
 - O sinal da direção leste-oeste será verde quando não houver veículo presente.

Usando as saídas dos sensores A, B, C e D como entradas, projete um circuito lógico para controlar o semáforo. Devem existir duas saídas, N-S e L-O, que serão nível ALTO quando a luz correspondente for verde. Simplifique o circuito, o máximo possível, e mostre todos os passos.

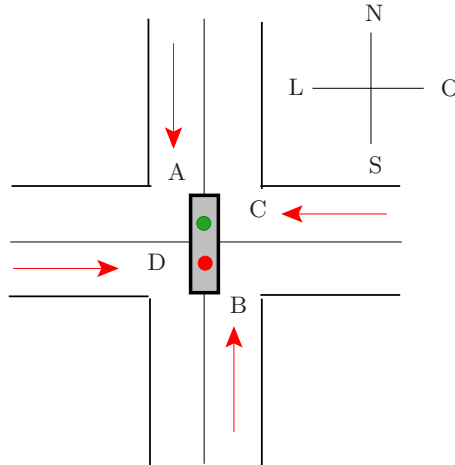


Figura 6: Exercício 28

29. Complete as formas de onda indicadas na Figura 7e analise o conjunto de dados $Q_2Q_1Q_0$. Qual a sua função do circuito sequencial apresentado?

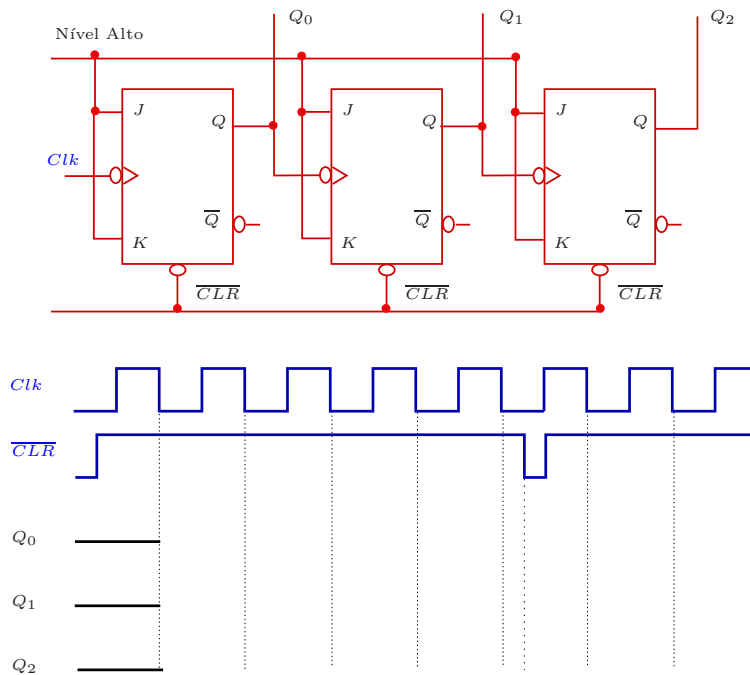


Figura 7: Exercício 29

30. Utilizando quatro somadores completos e quatro portas XORs projete um circuito com entrada de controle SUM/\overline{SUB} que quando em nível alto realiza a soma de dois números de quatro bits $A_3A_2A_1A_0$, $B_3B_2B_1B_0$ e quando em nível baixo realiza a subtração.
31. (*) O circuito da Figura 8 é composto de quatro multiplexadores de duas entradas, entrada de seleção S e \overline{Enable} , dois displays de 7 segmentos, um decodificador de binário para decimal e um decodificador de BCD para display de sete segmentos. Explique o funcionamento do sistema e modifique o projeto acrescentando os dados $C_3C_2C_1C_0$ e $D_3D_2D_1D_0$ e incluindo mais um multiplexador 74LS157 e dois displays para acomodar mais dois dígitos.

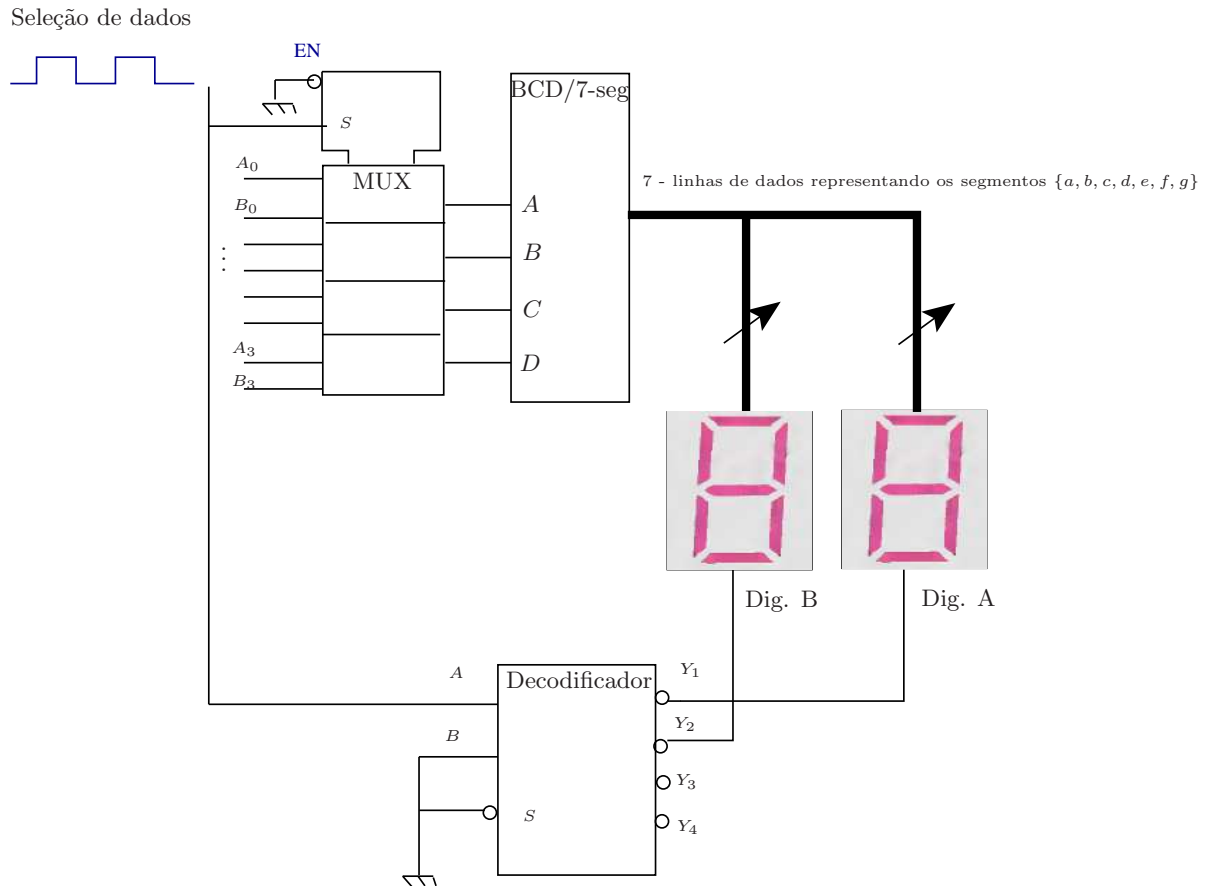


Figura 8: Exercício 31

1. T. Floyd, "Digital Fundamentals", 10th Edition, Prentice Hall, 2009. (*)
2. R. J. Tocci, N. S. Widmer, G. L. Moss, "Sistemas Digitais: Princípios e Aplicações", Prentice- Hall, 2007. (**)